

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-17685

(P2003-17685A)

(43)公開日 平成15年1月17日(2003.1.17)

(51)Int.Cl.<sup>7</sup>

識別記号

F I

テーマコード(参考)

H 0 1 L 29/78

H 0 1 L 21/316

C 5 F 0 5 8

21/316

X 5 F 1 4 0

29/78

3 0 1 G

審査請求 未請求 請求項の数 8 O L (全 8 頁)

(21)出願番号 特願2001-197840(P2001-197840)

(22)出願日 平成13年6月29日(2001.6.29)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 門島 勝

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(72)発明者 生田目 俊秀

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(74)代理人 100074631

弁理士 高田 幸彦 (外1名)

最終頁に続く

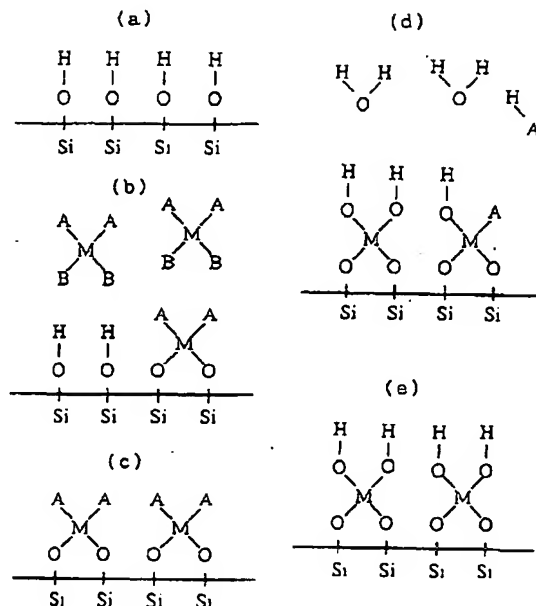
(54)【発明の名称】 半導体装置の製造方法

(57)【要約】

【課題】本発明の目的は、原料から解離した官能基による原料の吸着阻害を抑制することによって、表面粗さを低減させ、また、原料吸着のセルフリミット機構が得られる条件を拡大することができ、再現性及び歩留まりを向上することができる半導体装置の製造方法を提供することにある。

【解決手段】本発明は、シリコン単結晶基板上にゲート絶縁膜を形成する半導体装置の製造方法において、解離エネルギーの異なる2種類の官能基を有する金属化合物を用いて酸化膜を形成することを特徴とし、又、解離エネルギーの異なる2種類の官能基を有する金属化合物からなる原料を反応容器内に設置された前記基板表面に吸着させる工程と、前記原料を反応容器内から排気する工程と、該排気された前記反応容器内に酸化性ガスを供給し前記基板表面に吸着された原料を酸化し前記金属酸化物を形成する工程と、前記酸化性ガスを前記反応容器から排気する工程とを順次繰り返すことにより前記ゲート絶縁膜を形成することを特徴とする。

図1



## 【特許請求の範囲】

【請求項1】シリコン単結晶基板上にゲート絶縁膜を形成する半導体装置の製造方法において、前記ゲート絶縁膜を解離エネルギーの異なる2種類の官能基を有する金属化合物を用いて酸化膜を形成することを特徴とする半導体装置の製造方法。

【請求項2】請求項1において、前記半導体装置は、シリコン単結晶基板上に、素子分離絶縁膜と、ゲート絶縁膜と、該ゲート絶縁膜上に形成されたゲート電極と、前記素子分離絶縁膜と前記ゲート絶縁膜との間で前記ゲート絶縁膜を挟んで両側に形成されたソース及びドレイン領域と、前記素子分離絶縁膜とゲート絶縁膜とゲート電極とソース及びドレイン領域とを保護する保護膜と、前記ソース及びドレイン領域の各々に接して前記保護膜を貫通して形成されたプラグ電極と、該プラグ電極に接して前記保護膜上に形成された配線とを有することを特徴とする半導体装置の製造方法。

【請求項3】請求項1又は2において、前記ゲート絶縁膜が、 $\text{SiO}_2$ 、 $\text{TiO}_2$ 、 $\text{HfO}_2$ 、 $\text{ZrO}_2$ 、 $\text{Al}_2\text{O}_3$ 、 $\text{Ta}_2\text{O}_5$ 、 $\text{Sc}_2\text{O}_3$ 、 $\text{Y}_2\text{O}_3$ 、 $\text{Ln}_2\text{O}_3$  ( $\text{Ln}$ はランタノイド)の少なくとも1種であることを特徴とすることを特徴とする半導体装置の製造方法。

【請求項4】シリコン単結晶基板上に金属酸化物よりなるゲート絶縁膜を形成する半導体装置の製造法において、解離エネルギーの異なる2種類の官能基を有する金属化合物からなる原料を反応容器内に設置された前記基板表面に吸着させる工程と、前記原料を反応容器内から排気する工程と、該排気された前記反応容器内に酸化性ガスを供給し前記基板表面に吸着された前記原料を酸化し前記金属酸化物を形成する工程と、前記酸化性ガスを前記反応容器から排気する工程とを順次繰り返すことにより前記ゲート絶縁膜を形成することを特徴とする半導体装置の製造方法。

【請求項5】シリコン単結晶基板上に、素子分離絶縁膜を形成する工程と、金属酸化物よりなるゲート絶縁膜を形成する工程と、該ゲート絶縁膜上にゲート電極を形成する工程と、前記素子分離絶縁膜と前記ゲート絶縁膜との間で前記ゲート絶縁膜を挟んで両側にソース及びドレイン領域を形成する工程と、前記素子分離絶縁膜とゲート絶縁膜とゲート電極とソース及びドレイン領域とを保護する保護膜を形成する工程と、前記ソース及びドレイン領域の各々に接して前記保護膜を貫通させてプラグ電極を形成する工程と、該プラグ電極に接して前記保護膜上に配線を形成する工程とを順次有する半導体装置の製造法において、解離エネルギーの異なる2種類の官能基を有する金属化合物からなる原料を反応容器内に設置された前記基板表面に吸着させる工程と、前記原料を反応容器内から排気する工程と、該排気された前記反応容器内に酸化性ガスを供給し前記基板表面に吸着された原料を酸化し前記金属酸化物を形成する工程と、前記酸化性

ガスを前記反応容器から排気する工程とを順次繰り返すことにより前記ゲート絶縁膜を形成することを特徴とする半導体装置の製造方法。

【請求項6】請求項1～5のいずれかにおいて、前記金属化合物が、H基、 $\text{CH}_3$ 基、 $\text{C}_2\text{H}_5$ 基、 $\text{C}_3\text{H}_7$ 基、 $\text{OCH}_3$ 基、 $\text{OC}_2\text{H}_5$ 基、 $\text{OC}_3\text{H}_7$ 基、 $\text{OC}_4\text{H}_8$ 基、Cl基、Br基、I基、F基、ジビパロイルメタナート基及びジクロペンタジエニル基の2種類以上の官能基を有することを特徴とする半導体装置の製造方法。

【請求項7】請求項1～6のいずれかにおいて、前記金属化合物が、有機系とハロゲン系の2種類の官能基を有することを特徴とする半導体装置の製造方法。

【請求項8】請求項7において、前記有機系の官能基がH基、 $\text{CH}_3$ 基、 $\text{C}_2\text{H}_5$ 基、 $\text{C}_3\text{H}_7$ 基、 $\text{OCH}_3$ 基、 $\text{OC}_2\text{H}_5$ 基、 $\text{OC}_3\text{H}_7$ 基、 $\text{OC}_4\text{H}_8$ 基、ジビパロイルメタナート基及びジクロペンタジエニル基のいずれかであり、前記ハロゲン系官能基がCl基、Br基、I基及びF基のいずれかであることを特徴とする半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、新規な半導体装置の製造方法に係わり、特にゲート絶縁膜を有するMIS型トランジスタ素子の製造方法に関する。

## 【0002】

【従来の技術】近年、MIS (Metal Insulator Semiconductor) トランジスタ素子の微細化は $0.1\mu\text{m}$ のゲート長まで目前に迫っている状況である。このような微細化に伴ってMISトランジスタ素子のゲート絶縁膜の材料として、比誘電率が3.9の $\text{SiO}_2$ に代って約25の $\text{ZrO}_2$ 、10の $\text{Al}_2\text{O}_3$ 、80の $\text{TiO}_2$ 等を用いることが検討されている。これらの材料は比誘電率が高いために $\text{SiO}_2$ と同一のゲート容量を得るために物理膜厚を各々約6倍、2.5倍、20倍程度厚くすることができる。このためにスケーリング則に従って素子を微細化した場合にも、ゲート絶縁膜中の直接トンネリングによるゲート/基板間のリーク電流を抑えられると考えられている。

【0003】ゲート絶縁膜の形成方法として、原子層化学気相成長 (ALCVD: Atomic Layer Chemical Vapor Deposition) 法が有効である。この方法は、スパッタ法のような高エネルギー状態の粒子を用いないため、半導体装置の特性を劣化させる界面準位やトラップの発生を抑制できるという利点を有する。また、これまで同様な観点から有利と考えられてきた化学気相成長 (CVD: Chemical Vapor Deposition) 法は表面荒さが大きくなる欠点を有するが、ALCVD法では原子層単位でゲート絶縁膜を成長させるため、表面粗さを

小さくでき有利である。

【0004】ALCVD法の原理を以下に示す。まず、所定の温度に加熱した基板へ原料を供給して、原料を1原子層吸着させる。このとき、所定の基板温度に設定して、原料が1原子層吸着した後に最表面が官能基で終端された状態にすることが重要である。この方法は、基板の最表面を官能基で終端させて、1原子層以上の吸着を抑制するセルフリミット機構を利用する。基板温度が低すぎると原料から官能基が解離できないために原料は吸着できず、基板温度が高すぎると原料から官能基がすべて解離してしまうために、原料の吸着を1原子層で止めることができなくなる。次に、速やかに原料の排気を行う。原料を十分に排気してから、 $H_2O$ 、 $H_2O_2$ 及び $O_2$ 等の酸化性ガスを基板に供給して、官能基で終端された表面を酸化して、セルフリミットを解除する。この後、酸化性ガスを速やかに排気する。以上の工程を1サイクルとして、1原子層の酸化物を形成する方法である。サイクル数を重ねることによって所望の膜厚を得ることができる。

【0005】これまで、官能基が1種類のみで構成される原料が用いられてきた。例えば、 $ZrCl_4$ 原料と $H_2O$ 酸化性ガスによる $ZrO_2$ 膜、 $TiCl_4$ 原料と $H_2O_2$ 酸化性ガスによる $TiO_2$ 膜、 $Al(CH_3)_3$ 原料と $H_2O$ 酸化性ガスによる $Al_2O_3$ 膜等が形成されている。

【0006】

【発明が解決しようとする課題】しかしながら、官能基が最表面を終端することができる比較的低い基板温度で膜を形成するため、原料から解離した官能基が他の吸着サイトに吸着して、原料の吸着を阻害するといった問題があった。すなわち、解離した官能基による原料の吸着阻害によって、原子の吸着が1原子層に満たなくなる結果、表面粗さが大きくなり、MIS型トランジスタの特性ばらつきが大きくなってしまったといった問題があった。

【0007】また、原料が吸着する際に解離する官能基と、吸着後に最表面を終端する官能基が同じであるために、セルフリミット機構が得られる条件は非常に狭く、再現性や歩留まりが低くなるといった問題があった。

【0008】本発明の目的は、原料から解離した官能基による原料の吸着阻害を抑制することによって、表面粗さを低減させ、また、原料吸着のセルフリミット機構が得られる条件を拡大することができ、再現性及び歩留まりを向上することができる半導体装置の製造方法を提供することにある。

【0009】

【課題を解決するための手段】本発明は、シリコン単結晶基板上にゲート絶縁膜を形成する半導体装置の製造方法、より具体的には、シリコン単結晶基板上に、素子分離絶縁膜と、ゲート絶縁膜と、該ゲート絶縁膜上に形成

されたゲート電極と、前記素子分離絶縁膜と前記ゲート絶縁膜との間で前記ゲート絶縁膜を挟んで両側に形成されたソース及びドレイン領域と、前記素子分離絶縁膜とゲート絶縁膜とゲート電極とソース及びドレイン領域とを保護する保護膜と、前記ソース及びドレイン領域の各々に接して前記保護膜を貫通して形成されたプラグ電極と、該プラグ電極に接して前記保護膜上に形成された配線とを有する半導体装置の製造方法において、解離エネルギーの異なる2種類の官能基を有する金属化合物、好ましくは有機系とハロゲン系官能基を有する金属化合物を用いて酸化膜を形成することを特徴とする。

【0010】又、本発明は、シリコン単結晶基板上に、ゲート絶縁膜を形成する半導体装置の製造法において、解離エネルギーの異なる2種類の官能基を有する金属化合物からなる原料を反応容器内に設置された前記基板表面に吸着させる工程と、前記原料を反応容器内から排気する工程と、該排気された前記反応容器内に酸化性ガスを供給し前記基板表面に吸着された原料を酸化し前記金属酸化物を形成する工程と、前記酸化性ガスを前記反応容器から排気する工程とを順次繰り返すことにより前記ゲート絶縁膜を形成することを特徴とする。

【0011】更に、本発明は、より具体的には、シリコン単結晶基板上に、素子分離絶縁膜を形成する工程と、ゲート絶縁膜を形成する工程と、該ゲート絶縁膜上にゲート電極を形成する工程と、前記素子分離絶縁膜と前記ゲート絶縁膜との間で前記ゲート絶縁膜を挟んで両側にソース及びドレイン領域を形成する工程と、前記素子分離絶縁膜とゲート絶縁膜とゲート電極とソース及びドレイン領域とを保護する保護膜を形成する工程と、前記ソース及びドレイン領域の各々に接して前記保護膜を貫通させてプラグ電極を形成する工程と、該プラグ電極に接して前記保護膜上に配線を形成する工程とを順次有する半導体装置の製造法において、解離エネルギーの異なる2種類の官能基を有する金属化合物からなる原料を反応容器内に設置された前記基板表面に吸着させる工程と、前記原料を反応容器内から排気する工程と、該排気された前記反応容器内に酸化性ガスを供給し前記基板表面に吸着された原料を酸化し前記金属酸化物を形成する工程と、前記酸化性ガスを前記反応容器から排気する工程とを順次繰り返すことにより前記ゲート絶縁膜を形成することを特徴とする。

【0012】前記金属化合物が、H基、 $CH_3$ 基、 $C_2H_5$ 基、 $C_3H_7$ 基、 $OCH_3$ 基、 $OC_2H_5$ 基、 $OC_3H_7$ 基、 $OC_4H_8$ 基、Cl基、Br基、I基、F基、ジビロイルメタナート基及びジクロペンタジエニル基のうち少なくとも2種類の官能基を有することが好ましい。

【0013】図1は、本発明における官能基と金属の解離エネルギーの差を利用して、原子単位でゲート絶縁膜を形成する原理を示す概念図である。例えば、図1

(a) のOH基で終端された基板に、図1(b)のMA<sub>2</sub>B<sub>2</sub>のような官能基を2種類以上有する原料を基板上に供給する。ここで、Oは酸素原子、Hは水素原子、Mは金属元素原子、AはMとの解離エネルギーが大きい官能基、及びBはMとの解離エネルギーが相対的に小さい官能基をそれぞれ表している。このとき、官能基Bは金属Mから解離するが、官能基Aは金属Mから解離しない基板温度が存在する。

【0014】図1(c)では、基板をこのような温度に設定し、余分な原料を排気することにより、官能基Bは金属Mから解離して、原料がSi基板に吸着し、官能基Aによって最表面が終端された状態を得ることができる。このようにしてセルフリミットが実現する。次に、図1(d)では、H<sub>2</sub>Oのような酸化性ガスを基板に供給すると、最表面を終端していた官能基Aが反応して解離すると同時に、金属Mは酸化する。そして、図1

(e)では、最表面の官能基Aと酸化性ガスを十分に反応させ、セルフリミットを解除した後、酸化性ガスを十分に排気することにより、OH基に終端された最表面を再び得ることが出来る。

【0015】これらの工程を1サイクルとして、理想的には1原子層の金属酸化膜を得ることが出来る。また、サイクルを重ねることで、必要な膜厚を得ることができる。従来用いられてきた、1種類の官能基で構成される原料を用いる方法では、解離した官能基が他の吸着サイトに再吸着して原料の吸着を阻害する問題があったが、本発明の場合では解離エネルギーの小さい官能基が解離するため、解離した官能基の再吸着を抑えることが出来る。よって、解離した官能基の再吸着に伴う表面粗さの増大を抑制出来、平坦な表面を得ることが出来る。

【0016】また、本発明は官能基の解離エネルギーの差を利用するために、解離エネルギーの小さい官能基が解離できる温度以上でかつ、解離エネルギーの大きい官能基が解離しない温度以下であればセルフリミット機構を得ることができるため、形成条件を広くすることができる。よって、再現性及び歩留まりを向上することができる。

【0017】本発明に係る原料は、H基、CH<sub>3</sub>基、C<sub>2</sub>H<sub>5</sub>基、C<sub>3</sub>H<sub>7</sub>基、OCH<sub>3</sub>基、OC<sub>2</sub>H<sub>5</sub>基、OC<sub>3</sub>H<sub>7</sub>基、OC<sub>4</sub>H<sub>8</sub>基、Cl基、Br基、I基、F基、ジビバロイルメタナート基及びジクロペンタジエニル基の少なくとも2種類の官能基を有することにより、各官能基はその解離エネルギーが異なるものである。上記のうち2種類の官能基を選択し、各官能基の解離エネルギーの差を利用する。ただし、これらを組み合わせた原料のうち、例えばTi(OC<sub>3</sub>H<sub>7</sub>)<sub>2</sub>(dpm)<sub>2</sub>のように十分な蒸気圧が得られるものが好ましい。dpmはジビバロイルメタナート基である。

【0018】又、本発明に係る原料は有機系とハロゲン系の2種類の官能基とすることにより、また、有機系官

能基がH基、CH<sub>3</sub>基、C<sub>2</sub>H<sub>5</sub>基、C<sub>3</sub>H<sub>7</sub>基、OC<sub>2</sub>H<sub>5</sub>基、OC<sub>3</sub>H<sub>7</sub>基、OC<sub>4</sub>H<sub>8</sub>基、ジビバロイルメタナート基またはジクロペンタジエニル基のうちのいずれかであり、ハロゲン基はCl基、Br基、I基またはF基のうちのいずれかであることにある。有機系とハロゲン系の2種類の官能基を有する原料を用いると、例えば、有機系官能基は酸素により分解・解離するが、ハロゲン系官能基は酸素により分解しない。このように、それぞれの官能基に対して、異なる解離反応を利用することができる。

【0019】本発明のゲート絶縁膜は、SiO<sub>2</sub>、TiO<sub>2</sub>、HfO<sub>2</sub>、ZrO<sub>2</sub>、Al<sub>2</sub>O<sub>3</sub>、Ta<sub>2</sub>O<sub>5</sub>、Sc<sub>2</sub>O<sub>3</sub>、Y<sub>2</sub>O<sub>3</sub>、Ln<sub>2</sub>O<sub>3</sub>(Lnは希土類元素)の少なくとも1種からなる酸化物が好ましい。図1と同様なプロセスにより、上述したゲート絶縁膜を形成することが出来る。

【0020】

【発明の実施の形態】(実施例1)図2は、本発明に係るMISトランジスタの製造工程を示す断面図である。Si単結晶基板101はp-typeで(100)面方位、抵抗率10~15Ω・cmの基板である。素子分離領域102はSi単結晶基板101に深さ約0.4μmの溝を形成した後にCVD-SiO<sub>2</sub>膜を全面成膜し、次にCMPで平坦化させて作製した。

【0021】次にALCVD法によりゲート絶縁膜103となるTiO<sub>2</sub>膜を作製した。Ti原料には、有機ハロゲン系の2種類の官能基を持つTiCl<sub>2</sub>(OC<sub>3</sub>H<sub>7</sub>)<sub>2</sub>有機金属を用いた。原料を封入した原料容器を250℃に加熱して得られる蒸気を、アルゴンキャリアガスによって基板に供給した。アルゴンキャリアガスは50sccmで搬送した。H<sub>2</sub>Oをバブリング法によりアルゴンキャリアガス50sccmによって基板に供給した。反応容器の圧力を0.1torrとし、基板温度を400℃とした。原料供給時間を10秒、原料排気時間を30秒、酸素供給時間を15秒、酸素排気時間を30秒として、5~20サイクル繰り返し、TiO<sub>2</sub>膜厚10~30nmを得た。

【0022】酸化性ガスはH<sub>2</sub>Oに限られることはなく、H<sub>2</sub>O<sub>2</sub>、N<sub>2</sub>O等のガスを用いてもよい。また、原料ガスの種類はTiCl<sub>2</sub>(OC<sub>3</sub>H<sub>7</sub>)<sub>2</sub>に限られることはなく、2種類の官能基を有する原料を用いることで同様の効果を得ることができる。ただし、蒸気圧の高い原料が望ましい。

【0023】次にゲート電極104となる多結晶Si膜を300nm成膜した。その後nチャンネル領域にはリンを、pチャンネル領域にはボロンをそれぞれ注入し、800℃、10~30minの窒素雰囲気中熱処理して活性化した(図3)。104ゲート電極は多結晶Si膜を通常のプロトリソグラフィー法を用いてパターニングし、セルフアラインにてRIEによりエッチングして形

成した。

【0024】また同様にゲート絶縁膜103もTiO<sub>2</sub>を加工して形成した。次にゲート電極104をマスクしてソース/ドレイン領域105に周期率表の第5族の原子(P, As, Sb)或いは第3族の原子(B, Al, Ga, In)のイオン注入を行い、800℃、30secのAr中熱処理を施す事により低抵抗の拡散領域を形成した。次にCVD法により106SiO<sub>2</sub>保護膜を形成した。さらにソース/ドレイン105上にスルーホールを作製した後、CVD法によりW-プラグ電極107を作製した。最後にAl配線108をW-プラグ電極107上に作製してMIS型トランジスタ素子を作製した。

【0025】片方のAl配線108をアースにして、ゲート電極104に-2~2V変化させた場合のC-V特性よりEOT(SiO<sub>2</sub>換算膜厚)を算出した。その結果を図4にまとめて示す。10~30nm膜厚間でTiO<sub>2</sub>データの最小2乗法から求めた勾配は誘電率を意味し、約27であった。また物理膜厚がゼロの場合にEOTが約0.4nmであり、ゲート絶縁膜103であるTiO<sub>2</sub>とSi単結晶基板101界面に低誘電率なSiO<sub>2</sub>層の形成を非常に薄く抑えることができた。

【0026】以上のように、シリコン単結晶基板を母材としたMIS型トランジスタ素子において、ゲート絶縁膜を2種類以上の官能基からなる原料を用いて形成することで、表面粗さを低減でき、かつ再現性及び歩留まりを向上することができ、又ゲート絶縁膜のゲート長さを0.1μm以下とするMISトランジスタを提供することができた。また、原料吸着のセルフリミット機構が得られる条件を拡大することができた。

【0027】本実施例ではゲート絶縁膜としてTiO<sub>2</sub>を用いたが、ZrO<sub>2</sub>, HfO<sub>2</sub>, Al<sub>2</sub>O<sub>3</sub>, Ta<sub>2</sub>O<sub>5</sub>, Sc<sub>2</sub>O<sub>3</sub>, Y<sub>2</sub>O<sub>3</sub>, Ln<sub>2</sub>O<sub>3</sub> (Ln: La, Ce, Pr, Nd, Pm, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm, Yb, Lu)のうち少なくとも1種類以上からなる誘電体材料でも可能である。

【0028】またゲート電極として多結晶Siを用いているが、上記誘電体材料と反応しない金属、例えばW, Mo, TiN, TiSi<sub>2</sub>等を用いてもよい。さらに、多結晶Siにリンをドーピングしてもよい。Al配線を説明したが、低抵抗な金属材料ならよく、例えばCu材料を用いてもよい。

【0029】本実施例より、解離エネルギーの異なる2種類の官能基を有する金属化合物からなる原料を用いたALCVD法によって、TiO<sub>2</sub>ゲート絶縁膜を得ることができることが分かった。

【0030】(実施例2) 実施例1と同じ条件でALCVD法によって形成した10nmのTiO<sub>2</sub>膜に対して、AFM観察によって、表面粗さを測定したところ、表面粗さは0.2nmであった。

【0031】比較例として、同原料及び同酸化性ガスを用い、同じ基板温度においてCVD法によって形成したTiO<sub>2</sub>薄膜10nmに対して、AFM観察を行ったところ、表面粗さは1.2nmであった。

【0032】また、Ti(OC<sub>3</sub>H<sub>7</sub>)<sub>4</sub>原料と酸素ガスを用いて実施例1と同様なALCVD法によってTiO<sub>2</sub>膜10nm形成した。この膜に対しても同様にAFM観察を行ったところ、表面粗さは0.5nmであった。

10 【0033】本実施例から、2種類の異なった官能基からなる原料を用いたALCVD法によって形成されるTiO<sub>2</sub>ゲート絶縁膜の表面粗さは、非常に小さいものが得られることが分かった。そして、ゲート絶縁膜のゲート長さを0.1μm以下とするMISトランジスタを提供することができた。

20 【0034】(実施例3) 原料ガスの種類には解離エネルギーが異なる2種類の官能基を有するTiCl<sub>2</sub>(OC<sub>3</sub>H<sub>7</sub>)<sub>2</sub>を用い、実施例1と同様な条件でALCVD法によって形成したTiO<sub>2</sub>膜を形成した。ただし、形成温度を350~450℃とした。形成温度に対するTiO<sub>2</sub>膜成長速度を図5に示す。図5の縦軸は、基板温度400℃のときの成長速度で規格化した。基板温度375~425℃の領域でほぼ一定の成長速度を得ることができた。

【0035】比較例として、原料をTi(OC<sub>3</sub>H<sub>7</sub>)<sub>4</sub>として同様の実験を行った結果を示す。成長速度が一定である基板温度領域は400℃付近のみであった。

30 【0036】本実施例から、前述の2種類の官能基からなる原料を用いたALCVD法によって、ほぼ一定の成長速度が得られる原料吸着のセルフリミット機構が得られ、条件をより広くすることができるため、再現性及び歩留まりを向上できることが分かった。

【0037】(実施例4) 実施例1と同様に素子分離領域102はSi単結晶基板101に深さ約0.4μmの溝を形成した後にCVD-SiO<sub>2</sub>膜を全面成膜し、次にCMPで平坦化させて作製した。

40 【0038】次にゲート絶縁膜103となるZrO<sub>2</sub>膜を作製するために、解離エネルギーが異なる2種類の官能基を有するZr(OC<sub>3</sub>H<sub>7</sub>)<sub>3</sub>有機金属を原料とした。原料を封入した原料容器を200℃に加熱して得られる蒸気を、アルゴンキャリアガスによって基板に供給した。アルゴンキャリアガスは50sccmで搬送した。酸素流量を50sccmとした。反応容器の圧力を0.1torrとし、基板温度を350℃とした。実施例1と同様に、原料供給時間を10秒、原料排気時間を30秒、酸素供給時間を15秒、酸素排気時間を30秒として、5~20サイクル繰り返し、ZrO<sub>2</sub>膜厚10~40nmを得た。片方のAl配線108をアースにして、ゲート電極104に-2~2V変化させた場合のC-V特性よりEOT(SiO<sub>2</sub>換算膜厚)を算

出した。その結果を図6にまとめて示す。10～30nm膜厚間で $ZrO_2$ データの最小2乗法から求めた勾配は誘電率を意味し、約19であった。また物理膜厚がゼロの場合にEOTが約0.3nmであり、ゲート絶縁膜103である $ZrO_2$ とSi単結晶基板101界面に低誘電率な $SiO_2$ 層の形成を抑制できた。

【0039】 $Zr(OC_3H_7)(dpm)_3$ 有機金属原料ガスの供給方法は固体昇華法を用いたが、パブリング法や原料溶液を用いた液体搬送気化法を用いてもよい。さらに、ALCVDサイクルにおいて原料供給を酸化性ガスより先に供給したが、酸化性ガスの供給を原料ガスの供給より先に行っても良い。

【0040】本実施例により、前述のように表面粗さを低減でき、かつ再現性及び歩留まりを向上することができ、又ゲート絶縁膜のゲート長さを0.1μm以下とするMISトランジスタを提供することができた。

【0041】

【発明の効果】以上のように、シリコン単結晶基板を母材としたMIS型トランジスタ素子において、ゲート絶縁膜を2種類以上の官能基からなる原料を用いて形成することで、表面粗さを低減でき、かつ再現性及び歩留まりを向上することができる半導体装置とその製造方法を

提供することができた。本発明によって形成したゲート絶縁膜を用いることで、ゲート長さを0.1μm以下とするMISトランジスタを提供することができた。

【図面の簡単な説明】

【図1】 本発明のゲート絶縁膜を形成する原理を示す概略図。

【図2】 本発明に係るMIS型トランジスタ素子の製造工程を示す断面図。

【図3】 本発明に係るMIS型トランジスタ素子の製造工程を示す断面図。

【図4】 本発明の $TiO_2$ 物理膜厚とEOTの関係を示す線図。

【図5】 本発明の基板温度と $TiO_2$ 成長速度の関係を示す線図。

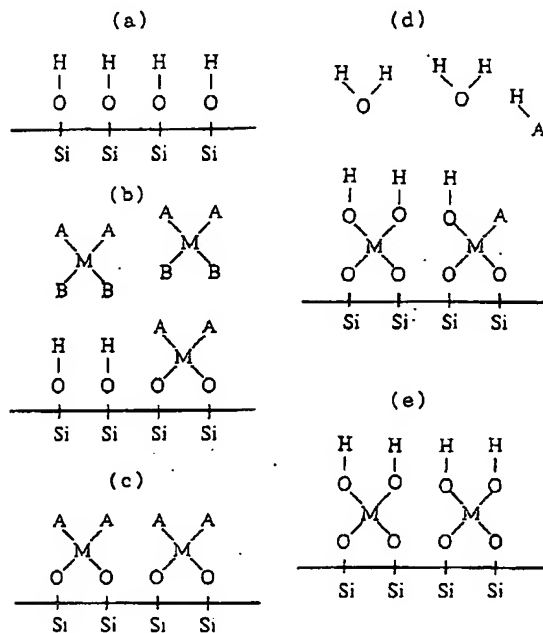
【図6】 本発明の $ZrO_2$ 物理膜厚とEOTの関係を示す線図。

【符号の説明】

101…Si単結晶基板、102…素子分離領域、103…ゲート絶縁膜、104…ゲート電極、105…ソース・ドレイン領域、106… $SiO_2$ 保護膜、107…プラグ電極、108…Al配線。

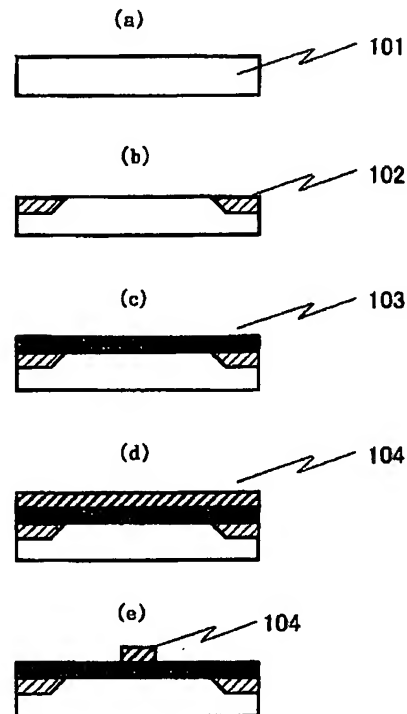
【図1】

図1

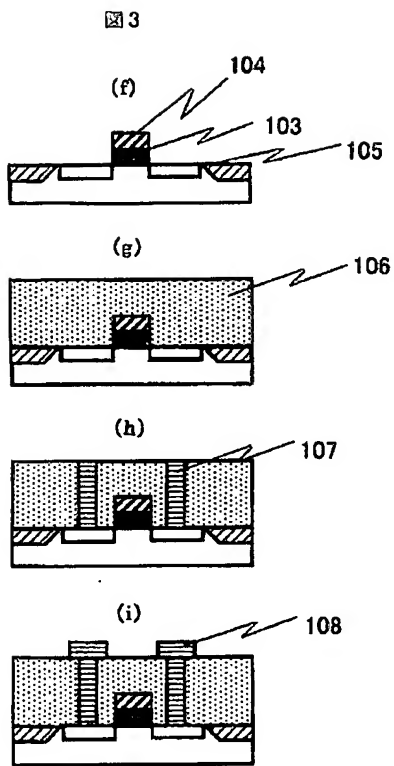


【図2】

図2

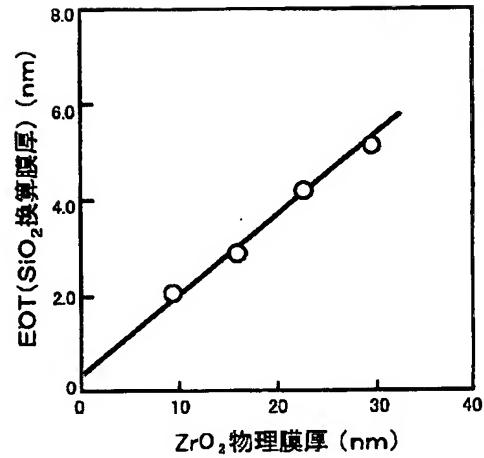


【図3】



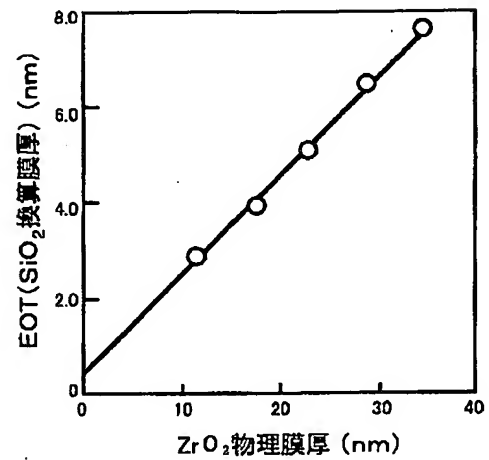
【図4】

図4



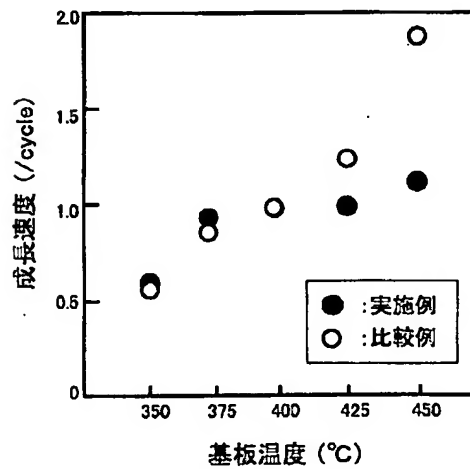
【図6】

図6



【図5】

図5



## フロントページの続き

(72)発明者 鈴木 孝明

茨城県日立市大みか町七丁目1番1号 株  
式会社日立製作所日立研究所内

(72)発明者 村田 康彦

茨城県日立市大みか町七丁目1番1号 株  
式会社日立製作所日立研究所内

Fターム(参考) 5F058 BC02 BC03 BF02 BF27 BF29  
BF36 BJ01  
5F140 AA24 AA39 BA01 BD06 BD11  
BD12 BE09 BE10 BF01 BF04  
BF07 BF08 BF10 BH21 BJ01  
BJ05 BJ07 BJ11 BJ15 BJ27  
BK13 BK21 BK25 BK30 BK38  
CA03 CB04 CC03 CC12 CE07